- 编译原理（一起学）

- 老师的课件

- 更详细的信息

- loongarch docs（李卓尔）

- 读之前，先了解指令集体系结构包括啥

- 了解文档内容（有一些内容是不需要编译器管的）

官网<https://www.loongson.cn/system/loongarch>

2020年，龙芯中科基于二十年的CPU研制和生态建设积累推出了龙架构（LoongArch™），包括基础架构部分和向量指令、虚拟化、二进制翻译等扩展部分，近2000条指令。

龙架构具有较好的自主性、先进性与兼容性。

龙架构从整个架构的顶层规划，到各部分的功能定义，再到细节上每条指令的编码、名称、含义，在架构上进行自主重新设计，具有充分的自主性。

龙架构摒弃了传统指令系统中部分不适应当前软硬件设计技术发展趋势的陈旧内容，吸纳了近年来指令系统设计领域诸多先进的技术发展成果。同原有兼容指令系统相比，不仅在硬件方面更易于高性能低功耗设计，而且在软件方面更易于编译优化和操作系统、虚拟机的开发。

龙架构在设计时充分考虑兼容生态需求，融合了各国际主流指令系统的主要功能特性，同时依托龙芯团队在二进制翻译方面十余年的技术积累创新，能够实现多种国际主流指令系统的高效二进制翻译。龙芯中科从 2020 年起新研的 CPU 均支持LoongArch™。

龙架构已得到国际开源软件界广泛认可与支持，正成为与X86/ARM并列的顶层开源生态系统。已向GNU组织申请到ELF Machine编号（258号），并获得Linux、Binutils、GDB、.NET、GCC、LLVM、Go、Chromium/V8、Mozilla / SpiderMonkey、Javascript、FFmpeg、libyuv、libvpx、OpenH264、SRS等音视频类软件社区、UEFI（UEFI规范、ACPI规范）以及国内龙蜥开源社区、欧拉openEuler开源社区的支持。

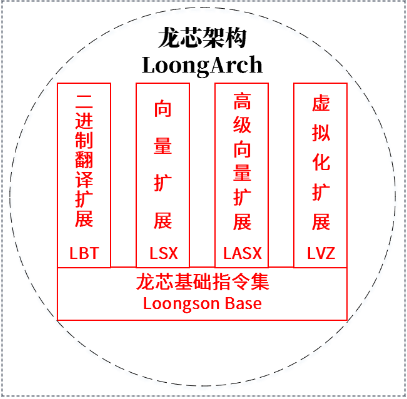
指令系统是软件生态的起点，只有从指令系统的根源上实现自主，才能打破软件生态发展受制于人的锁链。龙架构的推出，是龙芯中科长期坚持自主研发理念的重要成果体现，是全面转向生态建设历史关头的重大技术跨越。

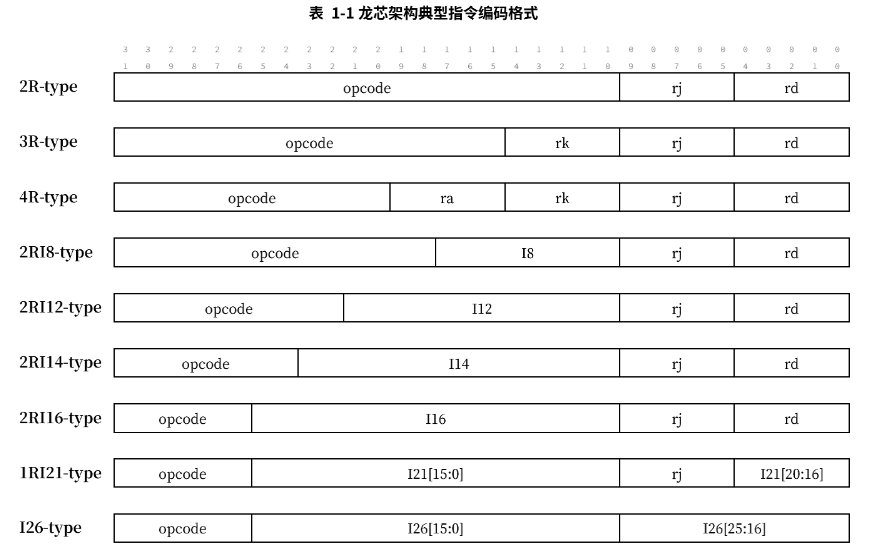
纯科普<https://zhuanlan.zhihu.com/p/365176077>

PPT讲解<https://jishuin.proginn.com/p/763bfbd565e7>

**LoongArch-Vol1-v1.02-CN龙芯架构参考手册卷一：基础架构**

RISC风格







2.1.4例外和中断

例外(Exception)和中断(Interrupt)会打断当前正在执行的应用程序，将程序执行流切换到例外)中断处理程序的入口处开始执行。其中例外由指令在执行过程中发生的异常情况引发，而中断则由外部事件(如中断输入信号)引发。在本架构参考手册中，我们将严格区分“产生例外/中断”和“触发例外/中断”两个概念，两者的区别在于前者未必引发执行流的改变而后者一定改变当前执行流转移到例外/中断处理程序入口处。

例外和中断的处理规范属于架构中特权资源处理部分的内容。这里主要对应用软件可以感知到的例外进行一些简要的介绍。

-系统调用例外:执行 SYSCALL 指令将确定地立刻触发系统调用例外 (SYS)。

-断点例外:执行 BREAK 指令将确定地立刻触发断点例外 (BRK)。

-指令不存在例外:所执行的指令编码在架构中未定义，或者架构规范定义在当前上下文中该指令视作不存在，那么将立刻触发指令不存在例外 (INE)。

-特权指令错例外:除了 2.1.3 节中所列的特殊情况之外，应用软件中执行一条特权指令将确定地立刻触发指令特权等级错例外 (IPE)。

-地址错例外:当程序有功能错误导致取指或访存指令的地址出现了非法的情况，如取指地址不是4字节边界对齐，访问了非法的地址空间等，此时将触发取指地址错例外(ADEF)或访存指令地址错例外(ADEM)。

-浮点错例外:当浮点数指令执行过程中，数据出现异常情况需要特殊处理可以产生或触发基础浮点错例外 (FPE)。更多信息可参看 3.1.4 节中的内容

3.1.4浮点例外

特权资源架构概述

4.1 特权等级

龙芯架构中处理器核分为4个特权等级 (Privilege LeVel，简称 PLV)，分别是 PLVO~PLV3。处理器核当前处于哪个特权等级由CSR.CRMD中PLV 域的值唯一确定。

所有特权等级中，PLVO 是具有最高权限的特权等级，也是唯一可以使用特权指令并访问所有特权资源的特权等级。PIV1~PIV3这三个特权等级都不能执行特权指令访问特权资源不过三个特权等级在MMU采用映射地址翻译模式下具有不同的访问权限。

对于Linux系统来说，架构中仅 PLVO级可对应核心态同时建议以PLV3级对应用户态

4.2特权指令概述

所有特权指令仅在 PLVO 特权等级下才能访问。仅有一个例外情况，当 CSRMISC 中的RPCNTL1/RPCNTL2/RPCNTL3配置为1时，可以在 PLV1/PLV2/PIV3 特权等级下执行CSRRD 指令读取性能计数器。

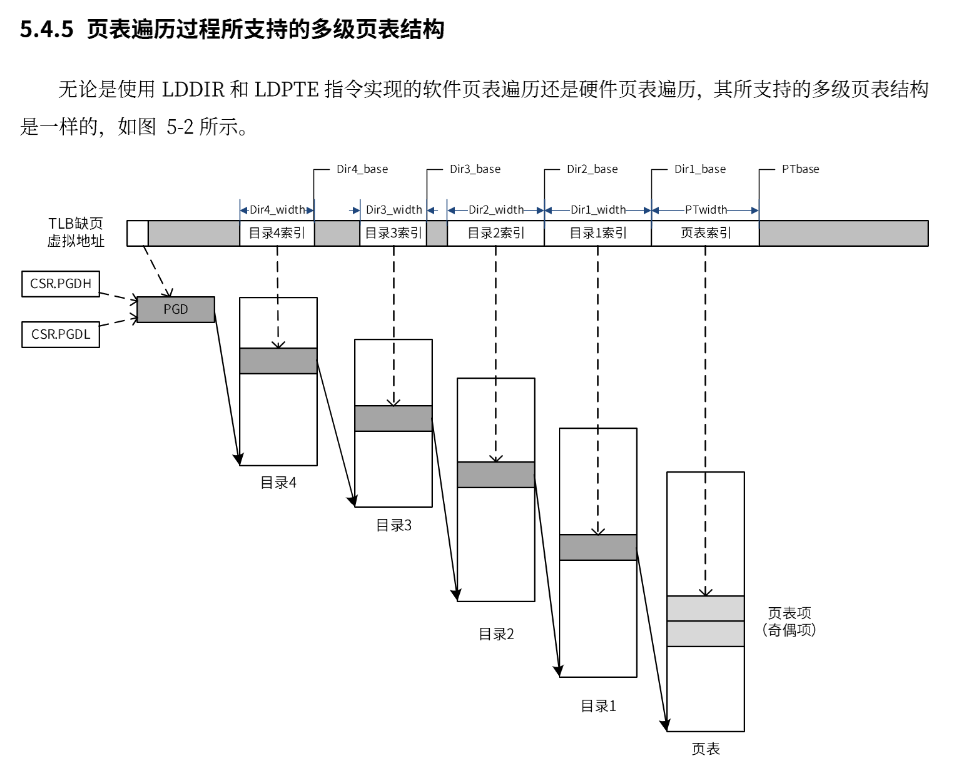
53存储访问类型

如前文2.1.7节所述，龙芯架构下支持三种存储访问类型分别是:一致可缓存(CoherentCached.简称 CC)、强序非缓存(Strongly-ordered UnCached，简称 SUC)和弱序非缓存 (Weakly-orderedUnCached，简称 WUC)。

当处理器核 MMU处于直接地址翻译模式时，所有取指的存储访问类型由 CSRCRMDDATF 决定所有 load/store 操作的存储访问类型由CSRCRMDDATM域决定。

当处理器核 MMU 处于映射地址翻译模式时，存储访问类型的确定分为两种情况。如果取指或load/store 操作的地址落在某个直接映射配置窗口上，那么该取指或load/store 操作的存储访问类型由配置该窗口的CSR 寄存器中的MAT域决定。如果取指或load/store 只能通过页表完成映射，那么其存储访问类型由页表项中的MAT 域决定

无论在哪种情况下，存储访问类型控制值的定义是相同的，均是:0--强序非缓存1--一致可缓存2一一弱序非缓存，3一一保留。



6.1.1中断类型

龙芯架构下的中断采用线中断的形式。每个处理器核内部可记录 13 个线中断，分别是:1个核间中断(IPI)1个定时器中断(TI)1个性能监测计数溢出中断(PMI)8个硬中断(HWIO~HWI7)2个软中断(SWIO~SWWI1)。所有的线中断都是电平中断，且都是高电平有效。核间中断的中断输入来自于核外的中断控制器，其被处理器核采样记录在 CSRESTATIS[12]位。定时器中断的中断源来自于核内的恒定频率定时器。当恒定频率定时器倒计时至全0值时，该中断被置起。置起后的定时器中断被处理器核采样记录在CSRESTAT.IS[11]位清除定时器中断需要通过软件向CSRTICLR寄存器的TI位写1来完成。

性能计数器溢出中断的中断源来自于核内的性能计数器。当任一个中断使能开启的性能计数器的计数值的第[63]位为 1 时，该中断将被置起。置起后的性能计数器溢出中断被处理器核采样记录在CSRESTATIS[10位。清除性能计数器溢出中断需要将引起中断的那个性能计数器的第[631位置为0或者关闭该性能计数器的中断使能。

硬中断的中断源来自于处理器核外部，其直接来源通常是核外的中断控制器。8个硬中断 HWI[7:0]被处理器核采样记录在 CSRESTATIS[9:2]位。

软中断的中断源来白于处理器核内部，软件通过 CSR 指对CSRESTATIST11写1则置起软中断写0则清除软中断。

中断在CSRESTATIS 域中记录的位置的索引值也被称为中断号 (Int Number)。SWIO的中断号等于0，SWI1的中断号等于1，......，IPI的中断号等于12。

，

**LoongArch-Vol1-v1.02-CN龙芯架构参考手册卷二：vector**

龙芯架构参考手册 - 卷二：向量指令扩展： 该手册介绍了龙芯架构中向量指令扩展（SIMD 和 高级 SIMD 扩展）部分的内容。（待定）

原始文档 。

龙芯架构参考手册 - 卷三：虚拟化及二进制翻译扩展：该手册介绍了龙芯架构中虚拟化及二进制翻译扩展部分的内容。（待定）

原始文档 。

**龙芯架构 ELF psABI 规范**

龙芯中科技术股份有限公司Version 2.01

寄存器使用约定.

返回值寄存器的别名写法

C 语言数据类型规格. . . .

ELF 目标文件 . . .

EI\_CLASS: ELF 文件格式 .

e\_machine: 体系结构 ID. . . . . . .

e\_flags: ABI 类型和版本 ID . .

**重定位类型. . . .**

**动态链接器路径. . . .**

附录：版本修订历史. .

**NOTE**

对于龙芯公司提供的工具链组件，迁移流程为：

设本规范生效时相应组件的当前版本为 N，

1. 在版本 N 及其稳定分支（补丁版本）保留支持，

2. 在版本 N+1 对该用法进行警告，

3. 在版本 N+2 删除该用法的支持。

对于这些组件相应的上游项目，已进入上游的那部分如果存在对该用法的支持，则按上述流程进行，“版本 N”理解为第一次加入 LoongArch 支持的那个正式发布版本。 对于暂未进入上游，且不与预期必须使用该用法的其他组件交互的组件，上游版本将自始不支持该用法。





**ELF 目标文件**

//从零解析ELF目标文件(附源码) <https://zhuanlan.zhihu.com/p/544198038>

文件格式定义

**龙芯 7A1000 桥片 用户手册 V2.0**

《龙芯 7A1000 桥片用户手册》对桥片总体架构、时钟结构、地址空间、配置寄存器以及各

个功能接口进行说明，主要供 BIOS 和内核开发人员使用。

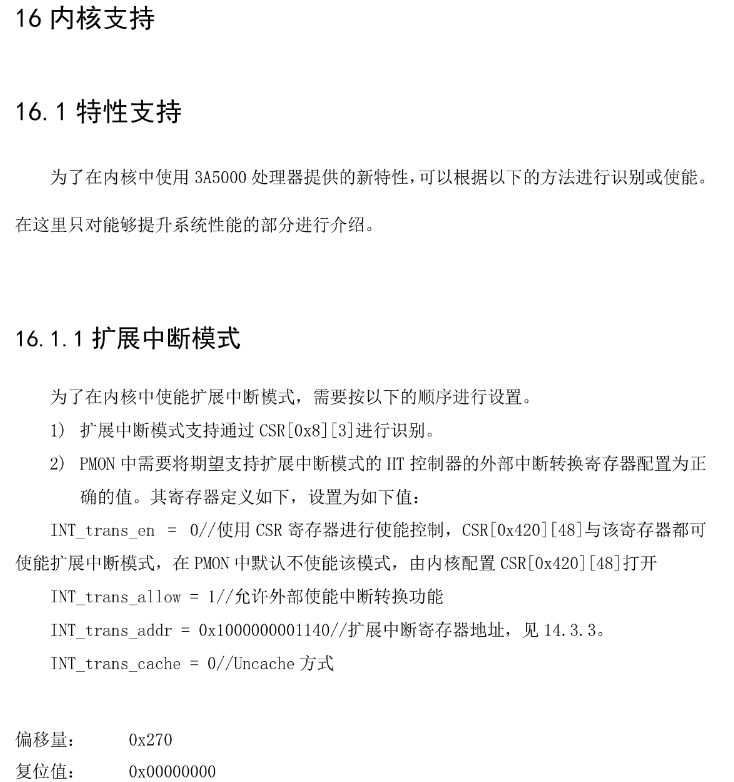
**龙芯 3A5000/3B5000 处理器 寄存器使用手册**

多核处理器架构、寄存器描述与系统软件编程指南

V1.3

《龙芯 3A5000/3B5000 处理器寄存器使用手册》介绍龙芯 3A5000/3B5000 多核处理器架构与寄存器描述，对芯片系统架构、主要模块的功能与配置、寄存器列表及位域进行详细说明。

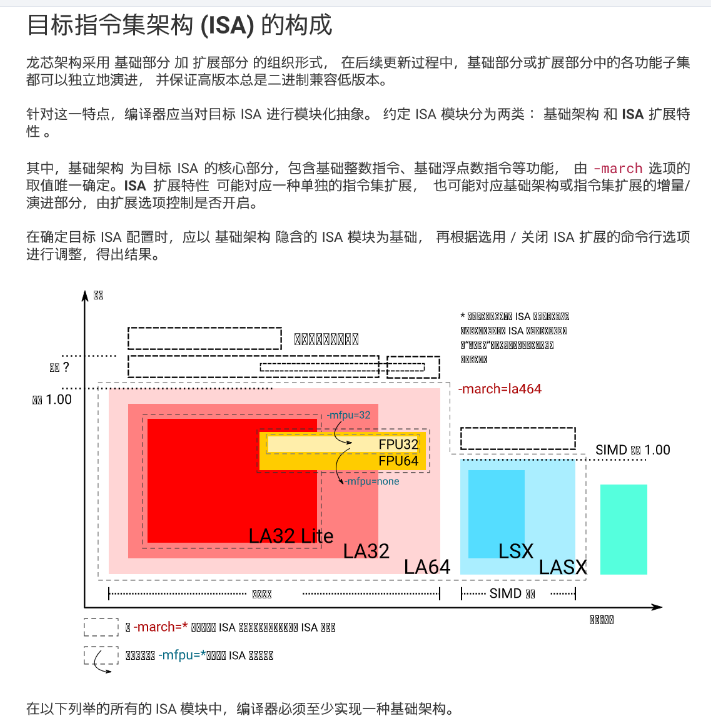




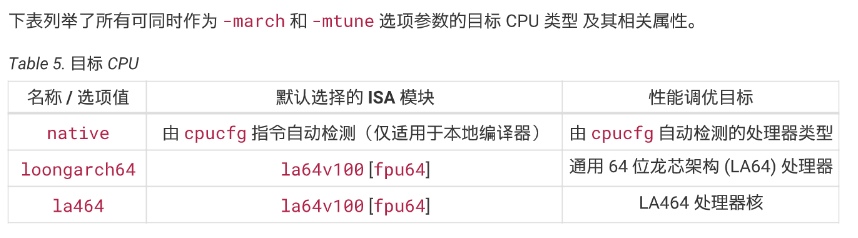
**龙芯架构工具链约定LoongArch-toolchain-conventions-v1.00-CN**

龙芯中科技术股份有限公司Version 1.00











由于历史原因，最早期的 LoongArch C/C++ 编译器提供了一批 MIPS 风格的预处理器内建宏。 因为用到这些宏的旧代码可能仍在被使用，符合本规范的编译器实现可以选择提供下表所述的预处理器内建宏。

由于这些宏的命名风格、使用姿势多多少少都与上表中的宏不一致， 且使用它们并不会有额外好处，还造成额外的学习成本，因此不建议新的编译器实现这些宏。 可移植的代码不应当假定这些宏存在，也不应当使用它们。

**龙芯架构 SMBIOS 规范**：

该文档定义了龙芯架构处理器附加信息，是 SMBIOS 结构 type 44 的补充。

本文档仅提供 英文版。